



# 用于 GaN HEMT 栅驱动芯片的高精度欠压保护电路\*

陈恒江<sup>1</sup>, 潘福跃<sup>2</sup>, 周德金<sup>3,4</sup>, 何宁业<sup>5</sup>, 陈珍海<sup>2,4,5</sup>

(1. 无锡中微爱芯电子有限公司, 江苏 无锡 214035; 2. 中科芯集成电路有限公司, 江苏 无锡 214072;

3. 复旦大学微电子学院, 上海 200443; 4. 清华大学无锡应用技术研究院, 江苏 无锡 214072;

5. 黄山学院智能微系统安徽省工程技术研究中心, 安徽 黄山 245041)

**摘 要:** 设计了一种用于 GaN HEMT 器件栅驱动芯片、能提供快速响应高精度阈值电压的高精度欠压保护电路。该电路一方面采用宽电压摆幅和快速响应的两级比较器电路来提高处理速度; 另一方面, 输出整形电路采用 RC 低通滤波和两级施密特触发器组合滤波, 以滤除高频噪声的影响, 产生稳定可靠的欠压保护输出信号。基于 0.18  $\mu\text{m}$  BCD 工艺, 完成了电路设计验证, 仿真结果显示电路功能正确, 可满足 GaN HEMT 器件栅驱动芯片应用要求。

**关键词:** 欠压保护; 比较器; 高精度

**中图分类号:** TN402 **文献标志码:** A **文章编号:** 1681-1070 (2021) 12-120301

**DOI:** 10.16257/j.cnki.1681-1070.2021.1214

**中文引用格式:** 陈恒江, 潘福跃, 周德金, 等. 用于 GaN HEMT 栅驱动芯片的高精度欠压保护电路[J]. 电子与封装, 2021, 21 (12): 120301.

**英文引用格式:** CHEN Hengjiang, PAN Fuyue, ZHOU Dejin, et al. High precision under-voltage protection circuit for GaN HEMT gate driver circuit[J]. Electronics & Packaging, 2021, 21(12): 120301.

## High Precision Under-Voltage Protection Circuit for GaN HEMT Gate Driver Circuit

CHEN Hengjiang<sup>1</sup>, PAN Fuyue<sup>2</sup>, ZHOU Dejin<sup>3,4</sup>, HE Ningye<sup>5</sup>, CHEN Zhenhai<sup>2,4,5</sup>

(1. Wuxi I-Core Electronics Co., Ltd., Wuxi 214035, China;

2. China Key System & Integrated Circuit Co., Ltd., Wuxi 214072, China;

3. School of Microelectronics, Fudan University, Shanghai 200443, China;

4. Wuxi Research Institute of Applied Technologies, Tsinghua University, Wuxi 214072, China;

5. Engineering Technology Research Center of Intelligent Microsystems, Huangshan University, Huangshan 245041, China)

**Abstract:** A high precision under-voltage protection circuit for GaN HEMT device gate driver is designed, which will provide high precision threshold voltage with fast response. On the one hand, a two-stage comparator circuit with wide voltage swing and fast response is adopted to improve processing speed. On the other hand, the RC low-pass filtering and two-stage Schmidt trigger combined filtering is used in output shaping circuit to filter out the influence of high frequency noise, and finally to generate the reliable under-voltage protection output signal. The circuit is designed and verified on 0.18  $\mu\text{m}$  BCD process. The simulation results show that the circuit function is correct, which can meet the requirements of GaN HEMT device gate driver.

**Keywords:** under-voltage protection; comparator; high precision

\* 基金项目: 安徽省重点研究与开发计划 (201904b11020007); 安徽省高校自然科学基金项目 (KJHS2020B07); 智能微系统安徽省工程技术研究中心开放课题 (MSZXXM2004)

收稿日期: 2021-06-17

E-mail: 陈恒江 2826028244@qq.com; 陈珍海 (通信作者) diaoyuds@126.com

## 1 引言

在智能电网、移动通信以及新能源汽车等新兴产业的牵引下, 电力电子应用系统要求进一步提高系统的效率、小型化和增加功能, 特别要求系统装备在尺寸、质量、功率和效率之间的权衡。以 GaN 和 SiC 为代表的宽禁带半导体材料的物理特性相比于 Si 材料具有禁带宽度宽、熔点高(耐高温、抗辐射)、击穿场强高(耐高压)、电子饱和漂移速度快(高频率工作)、热导率高等优点, 使得该类器件更适于工作在高温、高压和高频的应用场合<sup>[1-2]</sup>。GaN HEMT 作为 GaN 功率器件的主流器件, 其相比硅 MOSFET 器件具有显著优势, 因此其驱动应用技术成为了研究热点<sup>[3-4]</sup>。

由于 GaN HEMT 栅极电压通常不超过 6 V, 对应的驱动电压范围较窄, 且阈值电压较低, 为此驱动电路的输出驱动电压需要具备更高的精度要求, 就需要集成更高速和更高精度的保护电路。欠压保护电路是高压栅驱动电路常用的一种保护功能电路, 当电源电压低于设定阈值时关闭系统, 要求欠压保护电路输出欠压保护信号, 以供控制单元进行电源逻辑判断。

本文设计了一种用于 GaN HEMT 器件栅驱动芯片的高精度欠压保护电路。该电路一方面采用宽电压摆幅和快速响应的两级比较器电路, 提高误差分辨率; 另一方面, 输出整形电路采用 RC 低通滤波和两级施密特触发器组合滤波, 以滤除高频噪声的影响, 产生高精度稳定可靠的欠压保护输出信号。

## 2 电路结构及工作原理

本文设计的高精度欠压保护电路结构如图 1 所示, 包括电压检测电路、比较器电路和两级输出整形电路。电压检测电路由电阻串组成, 用于检测电源电压  $V_{DD}$  并得到检测信号  $V_{in}$ , 输出到比较器电路; 比较器电路将参考电压信号  $V_{ref}$  和  $V_{in}$  进行比较, 得到比较器输出信号  $V_{ol}$ , 输出到两级输出整形电路; 两级输出整形电路将  $V_{ol}$  进行整形处理得到欠压保护信号 UVLock, UVLock 为数字逻辑信号, UVLock 再连接到电压检测电路从而控制电源电压检测信号  $V_{in}$ 。

图 1 所示电路针对高压应用场合, 为增加电路精度和提高电路响应速度, 电压检测电路采用芯片高压电源  $V_{DD}$ , 比较器电路和两级输出整形电路均采用低压电源  $V_{CCL}$ 。当芯片电源电压正常时, 欠压保护信号

UVLock 为低电平, UVLock 低电平将控制电压检测电路产生一个较高的电源电压检测信号  $V_{in}$ ; 正常情况下比较器电路根据参考电压  $V_{ref}$  和电源电压检测信号  $V_{in}$  得到的比较器输出信号  $V_{ol}$  应该为高电平信号; 两级输出整形电路将  $V_{ol}$  进行处理, 得到欠压保护信号 UVLock 为低电平逻辑信号。

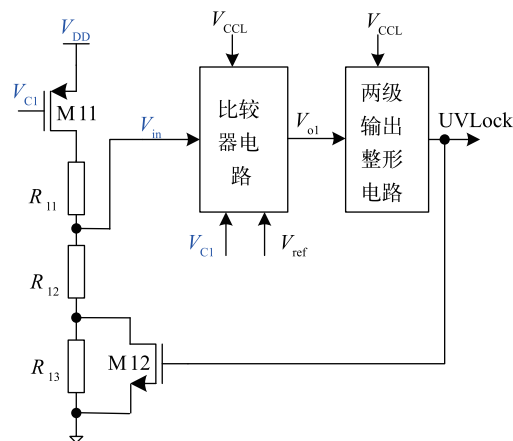


图 1 高精度欠压保护电路结构

当芯片电源电压异常时, 电源电压检测信号  $V_{in}$  将会出现异常变化, 比较器输出信号  $V_{ol}$  变为低电平信号, 两级输出整形电路得到的欠压保护信号 UVLock 为高电平逻辑信号, UVLock 高电平将控制电压检测电路产生一个较低的电源电压检测信号  $V_{in}$ , 电压  $V_{in}$  将会使得比较器电路输出信号  $V_{ol}$  进一步锁定为高电平信号。

由于供电电源模块或电网出现异常时可能会导致电源电压不足, 严重影响高压集成电路正常工作。本文为克服电源欠压所造成的严重影响, 两级比较器电路采用宽电压摆幅和快速响应电路结构, 提高误差分辨率; 输出整形电路采用 RC 低通滤波和两级施密特触发器组合滤波, 以滤除高频噪声的影响, 保持了一定的迟滞量, 从而产生稳定可靠的欠压保护信号 UVLock。

## 3 电路实现及仿真

本文提出的比较器电路的一种实现方式如图 2 所示, 该电路由带复位功能的第一级比较器和第二级共源放大器组成。M26、M27、M28、M29、M210、M211、M212 构成带复位功能的第一级比较器, M213 和 M214 构成第二级共源放大器。为了提高比较器输出信号  $V_{ol}$  的可靠性, 输出端连接了滤波电容  $C_{21}$  和电阻  $R_{21}$ 。

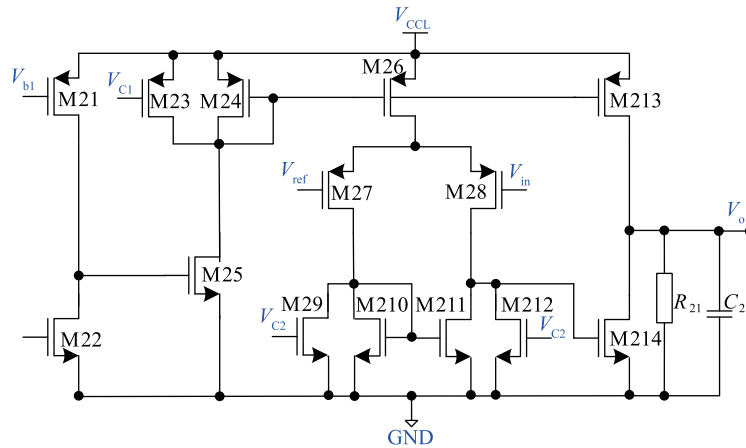


图 2 比较器电路原理

当  $V_{C1}$  为高电平、 $V_{C2}$  为低电平时，比较器电路正常工作；若输入电压  $V_{in}$  大于参考电压  $V_{ref}$ ，则第一级比较器输出为低电平，第二级输出  $V_{O1}$  为高电平；若输入电压  $V_{in}$  小于参考电压  $V_{ref}$ ，即欠压状态，则第一级比较器输出为高电平，第二级输出  $V_{O1}$  为低电平。当  $V_{C1}$  为低电平、 $V_{C2}$  为高电平时，第一级比较器输出信号被拉低为低电平，第二级放大器输出  $V_{O1}$  被锁定为高电平。

本文提出的两级输出整形电路的实现方式如图 3

所示，该电路由第一级施密特触发器、第一级反相器、带 RC 滤波功能的缓冲器、第二级施密特触发器和输出缓冲器构成。其中，M31、M32、M33、M34、M35 和 M36 组成第一级施密特触发器；M37 和 M38 组成第一级反相器；M310、M311、M312、M313、 $R_{31}$ 、 $R_{32}$  和  $C_{31}$  组成一个带 RC 滤波功能的缓冲器；M314、M315、M316、M317、M318、M319 组成第二级施密特触发器；M320、M321、M322 和 M323 组成一个输出缓冲器。

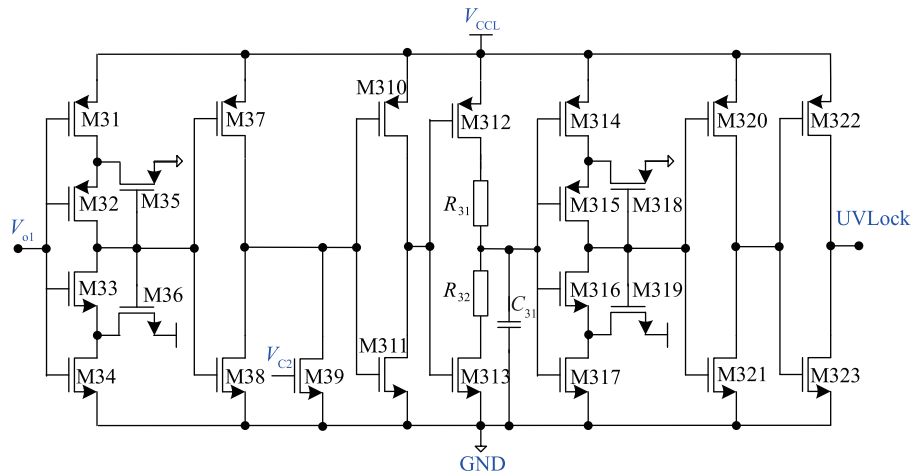


图 3 两级输出整形电路原理

图 3 所示的两级输出整形电路一方面提供一个标准的数字逻辑信号，将比较输出电压  $V_{O1}$  转为标准的数字逻辑信号，即欠压保护信号 UVLock；另外一方面滤除共模噪声和电压波动引起的高频干扰影响。输出整形电路采用 RC 低通滤波和两级施密特触发器组合滤波，保持一定的迟滞量以有效防止高频干扰，避免频繁地开启和关断系统对系统造成不利影响。

本文所设计高精度欠压保护电路采用的是华润微电子 0.18  $\mu\text{m}$  BCD 工艺。图 4 (a) 为所设计欠压保护电路的功能仿真结果，可以看出电源电压  $V_{DD}$  从低到

高变化时，首先 0.8 ms 时产生稳定的参考电压  $V_{ref}$ ， $V_{DD}$  分压检测得到的  $V_{in}$  小于  $V_{ref}$ ，欠压保护电路输出的 UVLock 为高电平，表明电路供电电压  $V_{DD}$  处于欠压状态；随着  $V_{DD}$  电压不断增大， $V_{in}$  在 1.1 ms 后大于  $V_{ref}$ ，此时欠压保护电路输出的 UVLock 为低电平，表明供电电压  $V_{DD}$  处于正常状态。从图 4 (a) 中还可以看出， $V_{DD}$  电压上升和下降过程中，UVLock 信号存在 0.5 V 的迟滞量。在 3.40 ms 之后出现了  $V_{in} \geq V_{ref}$  的情况，但是由于滤波网络的迟滞作用，UVLock 信号并未发生翻转，体现出了高精度和高可靠性性能。图 4 (b)

为响应时间放大波形图,可以看出整体欠压锁定最长延时小于  $30\ \mu\text{s}$ ,满足整体驱动芯片系统响应要求。从图 4 (b) 中还可以看出,在  $3.10\ \text{ms}$  处 UVLock 信号发生翻转,并控制图 1 中 M12 开启,改变电阻串大小,使得  $V_{\text{in}}$  信号发生改变,由  $1.2\ \text{V}$  变为  $1.0\ \text{V}$ ,进一步锁定 UVLock。

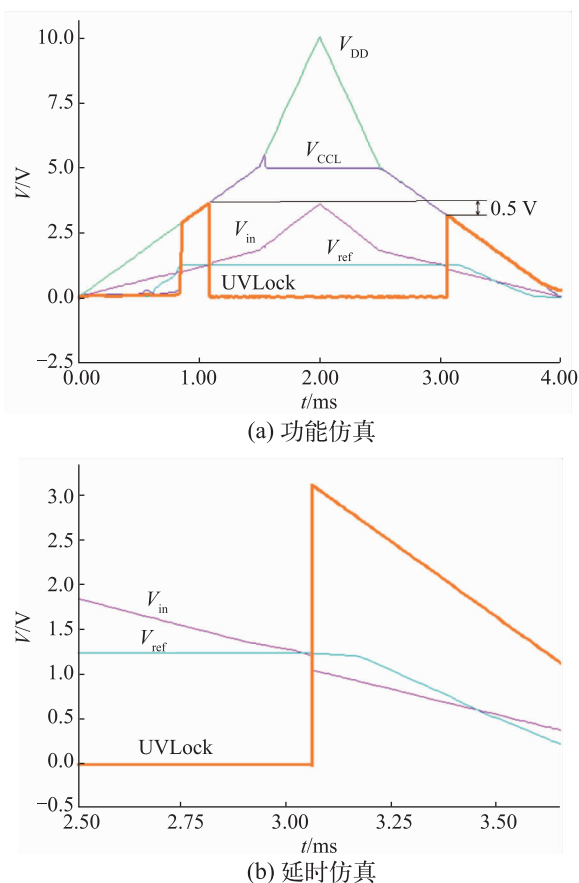


图 4 欠压保护电路瞬态波形仿真

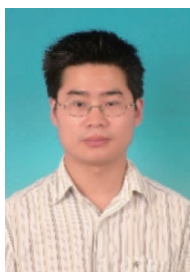
## 4 结论

本文设计了一种用于 GaN HEMT 器件栅驱动芯片的高精度欠压保护电路。该电路一方面采用宽电压摆幅和快速响应的两级比较器电路,提高处理速度;

另一方面,输出整形电路采用 RC 低通滤波和两级施密特触发器组合滤波,以滤除高频噪声的影响,产生高精度稳定可靠的欠压保护输出信号。仿真结果表明电路功能正确,可满足高频栅驱动芯片应用需求。

## 参考文献:

- [1] MONDAL A, ROY A, MITRA R, et al. Comparative study of variations in gate oxide material of a novel underlap DG MOS-HEMT for analog/RF and high power applications[J]. Silicon, 2020, 12(9): 2251-2257.
- [2] MUKHERJEE H, DASGUPTA R, KAR M, et al. A comparative analysis of analog performances of underlapped dual gate AlGaIn/GaN based MOS-HEMT and Schottky-HEMT[C]// 2020 IEEE Calcutta Conference (CALCON), IEEE, 2020.
- [3] JONES E A, WANG F F, COSTINETT D. Review of commercial GaN power devices and GaN-based converter design challenges[J]. IEEE Journal of Emerging & Selected Topics in Power Electronics, 2016, 4(3): 707-719.
- [4] 冯旭东, 胡黎, 张宣, 等. GaN 功率器件栅驱动电路技术综述[J]. 微电子学, 2020, 50(2): 207-213.
- [5] 刘晓琳. 高可靠性 SiC MOSFET 驱动电路的设计[D]. 成都: 电子科技大学, 2020.
- [6] 孔谋夫. 新型半桥功率集成电路的研究[D]. 成都: 电子科技大学, 2013.
- [7] 刘健. 一种高边智能功率开关的驱动及保护电路设计与实现[D]. 成都: 电子科技大学, 2020.
- [8] 张又珺. 一种高精度欠压保护电路的研究与设计[J]. 电工技术, 2019(20):149-150, 155.



## 作者简介:

陈恒江(1978—),男,江苏徐州人,本科毕业于西安电子科技大学电子工程专业,主要从事集成电路设计工作。