

“GaN电子器件与先进集成”专题

## GaN HEMT 电力电子器件技术研究进展<sup>\*</sup>

鲍捷<sup>1,2</sup>, 周德金<sup>3,4</sup>, 陈珍海<sup>1,4</sup>, 宁仁霞<sup>1</sup>, 吴伟东<sup>2</sup>, 黄伟<sup>3</sup>

(1. 黄山学院智能微系统安徽省工程技术研究中心, 安徽 黄山 245041;

2. 多伦多大学电气与计算机工程学院, 加拿大 多伦多 M5S3G4;

3. 复旦大学微电子学院, 上海 200443;

4. 清华大学无锡应用技术研究院, 江苏 无锡 214072)

**摘要:** GaN 高电子迁移率晶体管 (HEMT) 器件由于其击穿场强高、导通电阻低等优越的性能, 在高达 650 V 额定电压等级的高效、高频转换器中有着广泛的应用前景。GaN HEMT 器件的特性优势与其工艺结构、材料特性密切相关。介绍了耗尽型、增强型 GaN HEMT 的典型器件结构, 并将国内外对结构设计以及材料优化等关键技术问题的研究现状进行了综述, 并概括总结了 GaN HEMT 的技术发展趋势和最新参数指标。

**关键词:** GaN HEMT; p-GaN; 增强型; MIS-HEMT

**中图分类号:** TN323<sup>+</sup>.2 **文献标识码:** A **文章编号:** 1681-1070 (2021) 02-020102

**DOI:** 10.16257/j.cnki.1681-1070.2021.0211

**中文引用格式:** 鲍捷, 周德金, 陈珍海, 等. GaN HEMT 电力电子器件技术研究进展[J]. 电子与封装, 2021, 21(2): 020102.

**英文引用格式:** BAO Jie, ZHOU Dejin, CHEN Zhenhai, et al. Research progress of GaN HEMT power devices technology[J]. Electronics & Packaging, 2021, 21(2): 020102.

### Research Progress of GaN HEMT Power Devices Technology

BAO Jie<sup>1,2</sup>, ZHOU Dejin<sup>3,4</sup>, CHEN Zhenhai<sup>1,4</sup>, NING Renxia<sup>1</sup>, NG Wai Tung<sup>2</sup>, HUANG wei<sup>3</sup>

(1. Engineering Technology Research Center of Intelligent Microsystems of Anhui Province,  
Huangshan University, Huangshan 245041, China;

2. The Edward S. Rogers Sr. Department of Electrical and Computer Engineering,  
University of Toronto, Toronto M5S3G4, Canada;

3. School of Microelectronics, Fudan University, Shanghai 200443, China;

4. Wuxi Research Institute of Applied Technologies, Tsinghua University, Wuxi 214072, China)

**Abstract:** GaN HEMT (high electron mobility transistor) devices have a wide application prospect in high efficiency and high frequency converters with rated voltage up to 650 V, due to their excellent features such as high breakdown voltage and low on-resistance. The characteristic advantages of GaN HEMT devices are closely related to their structures and material properties. The typical device structures of depletion and enhancement GaN HEMT are introduced. The global research status of key technical issues about the structural design and material optimization are reviewed. Finally, the technology development trend and the latest

<sup>\*</sup> 基金项目: 安徽省科技重大专项 (18030901006); 安徽省高校优秀青年骨干人才国内外访问研修项目 (gxgwfx2019054); 安徽省重点研究与开发计划项目 (201904b11020007)

收稿日期: 2020-09-28

E-mail: 鲍捷 baojiehsu@hsu.edu.cn; 陈珍海 (通信作者) diaoyuds@126.com

parameters of GaN HEMT are summarized.

**Keywords:** GaN HEMT; p-GaN; enhancement mode; MIS-HEMT

## 1 引言

GaN 高电子迁移率晶体管 (HEMT) 由于 AlGaIn/GaN 界面生长的异质结, 具有击穿电压高、热稳定性好、平均电子漂移速度高、宽且可调的带隙等优势, 比传统的硅功率器件更适合大功率以及高速电子产品<sup>[1-2]</sup>。击穿场强高以及高迁移率都利于器件中制作较薄的漂移区, 获得较低的导通电阻, 较小的芯片尺寸就能实现需要的电流能力, 从而降低输入和输出电容, 而高饱和速度和低电容都能加快瞬时状态变化。GaN 器件在高达 650 V 额定电压等级的高效、高频转换器等应用中成为了研究热点<sup>[3-4]</sup>。除了高频应用优势以外, GaN HEMT 在空调、冰箱、牵引逆变器以及储能系统等开关频率不足 50 kHz 的应用场合, 相比硅器件也具有开关损耗与传导损耗都有效改善的性能优势<sup>[5]</sup>。

目前国内外已有多家公司对 GaN HEMT 器件进行研究, 以加拿大的 GaN Systems 公司和美国的 Transphorm 公司为主。前者推出了高压单管增强型 GaN HEMT, 后者推出了高压级联增强型 GaN HEMT。美国宜普 (EPC) 公司主要生产低压增强型 GaN HEMT, 技术较为成熟。此外, 还有纳微 (Navitas) 和罗姆 (ROHM) 株式会社等公司, 均积极开展 GaN HEMT 功率半导体业务, 并获得广泛应用<sup>[6-8]</sup>。在国内, 富士通公司在 2013 年与 Transphorm 公司合作, 也推出了自己的级联型 GaN HEMT; 苏州能讯半导体当前已经研制出 600 V/17 A 的级联型 GaN 器件。

2017 年, Transphorm 公司推出全球第一款同时通过 JEDEC 和 AEC-Q101 认证的 GaN 场效应晶体管 (650 V、49 mΩ)。2018 年 EPC 的 GaN 功率器件产品

(80 V、脉冲电流 75 A、16 mΩ) 首次获得汽车 AEC-Q101 认证。该产品的体积远小于传统的 Si MOSFET, 且开关速度是后者的 10~100 倍, 产品主要用于激光雷达、高强度汽车前灯、48~12 V DC-DC 变换器、超高保真信息娱乐系统等汽车应用领域。

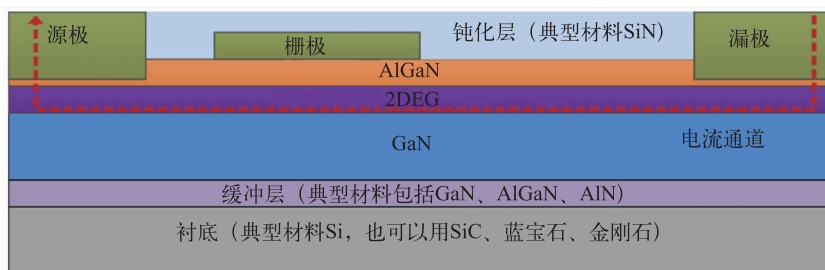
为了在应用中充分发挥 GaN HEMT 器件的优势, 与其关键参数如导通电阻、击穿电压、阈值电压等密切相关的器件工艺结构和材料特性, 就需要从仿真和实验多角度进行详细研究。本文首先介绍了 GaN HEMT 的器件类型, 然后将器件工艺结构和材料对 GaN HEMT 特性影响的研究现状进行了综述, 最后概括总结了 GaN HEMT 器件的技术发展趋势和最新参数指标。

## 2 GaN HEMT 电力电子器件类型

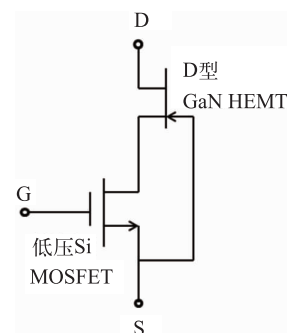
### 2.1 耗尽型 GaN HEMT

GaN HEMT 中 AlGaIn 和 GaN 两层材料的界面由于晶体极性, 形成了一层叫做“二维电子气 (2DEG)”的高迁移率电子, 在器件的源极和漏极之间形成了天然的沟道, 如图 1(a)<sup>[4]</sup>所示, 使 GaN HEMT 具有了固有的常开属性, 即耗尽型 (D 型) 器件。

常开特性是 GaN HEMT 应用的主要障碍, 因为在功率转换器中当栅驱动输出零电压时, 开关要保持在常关状态, 而 GaN HEMT 的负关断栅压对栅驱动电路的复杂度要求较高, 也增加了电路失效的风险。因此, 通常将 D 型 GaN HEMT 与硅基低压 E 型 MOSFET 封装在一起, 组成级联共源共栅器件, 电路结构如图 1(b)<sup>[9]</sup>所示。MOSFET 的漏源电压决定了 HEMT 的栅源电压, 构成常关器件, 其驱动电路采用传统硅基器件的驱动即可。



(a) 工艺结构示意图<sup>[4]</sup>



(b) 组成级联器件电路结构图<sup>[9]</sup>

图 1 耗尽型 GaN HEMT

## 2.2 增强型 GaN HEMT

改变 GaN HEMT 栅极的工艺结构来转换阈值电压极性可以制作出增强型 (E 型) GaN HEMT 器件。JONES 等<sup>[4]</sup>综述了目前报道的几种典型的 E 型 GaN HEMT 工艺结构, 包括 P 掺杂 GaN (或 AlGaIn) 栅、等离子处理的金属-绝缘体-半导体 (MIS) 结构、栅极嵌入式以及它们的改进结构等, 如图 2 所示。

工艺结构改变的宗旨是在无加载电压的情况下将栅极下方的 2DEG 耗尽, 才能使得正向阈值电压增强 2DEG 而形成沟道。图 2(a) 中的 P 掺杂 GaN 栅是在栅极构造类似二极管特性的结构, 通过二极管压降抬高阈值电压; 图 2(b) 是在栅极下方通过等离子处理技术注入氟离子, 有效耗尽 2DEG; 图 2(c) 通过精确刻蚀掉栅极下方一定深度的 AlGaIn 构造出栅极嵌入式结构, 可以和 MIS 结构等其他工艺共同作用, 进一步提升阈值电压。

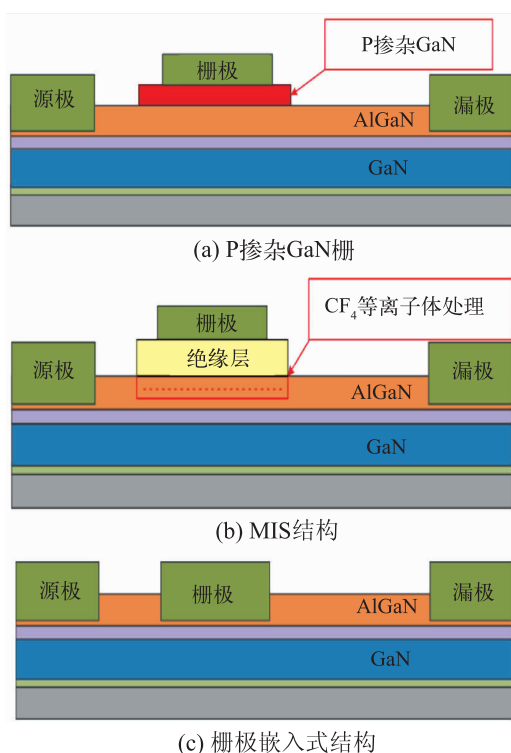


图 2 增强型 GaN HEMT

## 3 GaN HEMT 器件关键技术

### 3.1 器件工艺结构

#### 3.1.1 P-GaN 栅 HEMT

P-GaN 栅是一种典型的构造 E 型 GaN HEMT 的方案<sup>[10-13]</sup>, 在 AlGaIn 层上面生长例如 Mg 掺杂的 P 型 GaN 或 AlGaIn 层。这种结构最大的优势就是可以通

过金属 /p-GaN 之间的高肖特基势垒高度而减小栅极泄漏电流, 提供较高的正向阈值电压  $V_{th}$ <sup>[14-15]</sup>。P 型材料的有效浓度、厚度以及势垒层的结构都对 E 型 HEMT 的构造有直接的影响<sup>[16-17]</sup>。LI 等<sup>[18]</sup>还通过仿真发现, P-GaN 栅的长度对器件的阈值电压改善不大, 同时却对电流能力有着负面影响, P-GaN 栅越长, 沟道区域就越长, 通态下器件电流会下降, 而击穿电压随之先增大再趋于饱和。

很多报道都认为 P-GaN 栅 HEMT 在栅极正向偏压应力下和关断应力下阈值电压不稳定<sup>[19]</sup>, 其原因是 P-GaN 区域空穴的积聚或耗尽影响<sup>[20]</sup>, 以及 AlGaIn 区域的电子俘获作用<sup>[21]</sup>。MURUKESAN 等<sup>[22]</sup>提出在测量阈值电压过程中栅极偏压的加载方式对  $V_{th}$  数值具有直接影响, 要对 P-GaN 栅 HEMT 的阈值电压给出标准化定义还有待深入研究。SHI 等<sup>[23]</sup>通过研究电子空穴陷落和脱陷的潜在物理机制, 在长时间栅偏应力下观察到 P-GaN 栅 HEMT 具有栅极退化性能自恢复的能力。

#### 3.1.2 MIS/MOS-HEMT

由于 GaN HEMT 器件栅极和缓冲区泄漏电流是限制其性能和可靠性的主要因素, 因此一般在栅金属和沟道之间会制作肖特基接触, 栅极电压就可以控制沟道电势, 不需要做氧化层, 只需要两步光刻工艺, 性价比高。但最大的缺点是肖特基接触的开启电压很低, 因此阈值电压就需要更低, 这在高压应用中很不利<sup>[24-25]</sup>。而在栅极和沟道之间使用一层绝缘氧化层, 构成 MIS-HEMT 或氧化物-半导体 (MOS) HEMT 结构, 虽然减小了电子迁移率, 但栅极泄漏电流可以减小 6~10 个数量级<sup>[26-27]</sup>。SiO<sub>2</sub> 和 Al<sub>2</sub>O<sub>3</sub> 由于宽带隙和高化学稳定性等良好的介电性能, 通常被选作绝缘栅材料应用<sup>[28]</sup>。

MUKHERJEE 等<sup>[2]</sup>通过仿真对比研究了双栅 MOS-HEMT 和肖特基 HEMT 的输出特性, 前者虽然跨导和瞬态变化速度不如后者, 但其驱动电流能力、低阈值电压、电流开关比以及固有最大增益都更胜一筹。研究者们<sup>[24, 29]</sup>以 Al<sub>2</sub>O<sub>3</sub> 作为介质层制作的 MOS-HEMT, 对比传统 HEMT 结构具有更为优异的直流和射频性能, 更适合大功率高频应用。WANG<sup>[25]</sup>等为了解决 MIS-HEMT 中 2DEG 载流子迁移率变小的问题, 采用 AlGaIn 部分凹进, 即栅极嵌入式结构, 再辅以多层 Al<sub>2</sub>O<sub>3</sub> 栅介质的氟化处理, 使氟离子分布在 2DEG 沟道足够的距离之外, 同时精确控制其数量, 实现在栅极阈值电压  $V_{th}$  提高至 +6.5 V 的同时, 漏极饱和电流保



持在 340 mA, 以及较低的栅极泄漏电流和高击穿电压。

### 3.1.3 场板结构及尺寸的影响

使用源极和栅极场板能够使栅漏之间的电场重新分布, 不再集中在栅极边缘处, 减轻电流崩塌效应, 提高击穿电压<sup>[30-31]</sup>。GODFREY 等<sup>[31]</sup>仿真分析得到随着源极场板的长度增加, GaN HEMT 的击穿电压随之增大, 然后趋于饱和。当栅偏压过高时, 栅击穿, 栅极泄漏电流突然增大, 会导致器件失效, 因此关断状态下的封阻能力对 HEMT 很重要。JIANG 等<sup>[32]</sup>提出了带有栅极场板的 T 形栅结构, 相比于传统的 P-GaN 栅 HEMT, 减小了金属/P-GaN 的接触面积, 在高栅压情况下保护 P-GaN/AlGaIn/GaN 形成的 P-i-N 二极管不被破坏, 从而保证了反向阻断能力, 电场分布的仿真结果如图 3 所示。LEI 等<sup>[33]</sup>提出了一种双嵌入式门控肖特基漏极的 MIS-HEMT, 如图 4 所示, 嵌入的金属-2DEG 肖特基接触带来了低导通电压, MIS 场板起到了将肖特基结与高电场屏蔽的作用, 从而使反向关断状态时泄漏电流小, 同时导通电阻很低。

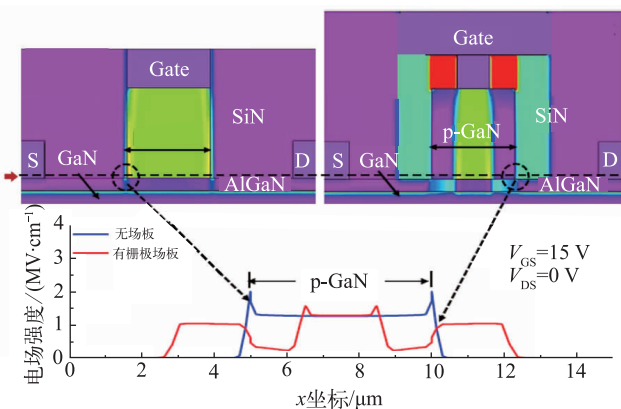


图3 T形栅场板结构与传统结构的电场分布对比<sup>[32]</sup>

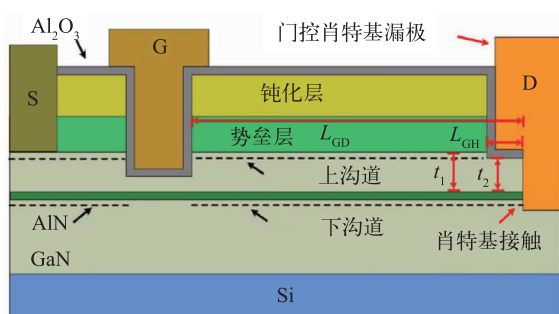


图4 双嵌入式门控肖特基漏极结构的MIS-HEMT<sup>[33]</sup>

除了场板结构以外, 各极尺寸和间距、栅极嵌入深度等<sup>[34]</sup>也对器件性能有直接的影响。VERMA 等<sup>[35]</sup>仿真得到随着栅漏极间距的增大, 2DEG 浓度先增加再减少, GaN HEMT 器件性能随之先提升再下降。NG

等<sup>[36]</sup>在独立 GaN 衬底上制作 HEMT 样品, 测试发现随着栅漏距离的增大, 击穿电压随之增大, 到临界值后趋于饱和。OZAWA 等<sup>[37]</sup>在栅极和漏极之间制作了单独的 P-GaN 层。实验发现该结构显著抑制了电流崩塌现象, P-GaN 的位置越靠近栅极改善作用越明显, 因为 P-GaN 层注入的空穴有效中和了栅极边缘附近的捕获电子。然而栅漏距离增大虽能提高击穿电压, 但同时会增大导通电阻; 栅极过长会增大栅极泄漏电流, 过短会加重自热效应<sup>[38]</sup>, 导致器件可靠性退化; 场板悬垂长度虽然能提高击穿电压, 但过长也会引起额外的电流泄漏<sup>[39]</sup>。因此上述结构尺寸都需要根据实际器件结构做出平衡各方面性能的优化选择。

### 3.2 器件材料特性影响

GaN HEMT 是在衬底上外延生长的多层薄膜, 自下而上通常包括成核层、过渡层、缓冲层、沟道层、势垒层、盖帽层以及钝化层<sup>[40]</sup>。成核层如 AlGaIn 或 AlN 用来阻止衬底材料向 GaN 外延层扩散; 过渡层可能包含分级 AlGaIn、AlN/GaN 超晶格或者多层 AlN, 用来平衡 GaN 和衬底之间的应力; 势垒层 AlGaIn 中 Al 成分的比例越高, 异质结处的 2DEG 浓度升高, 器件的阈值电压会随之下降, 电流容量会增大, 随着 Al 比例继续提高, 异质结晶格失配程度更高, 导致电子迁移率下降带来电流容量的减小<sup>[18]</sup>。除了上述基本结构以外, GEDDAM 等<sup>[41]</sup>还分析了沟道与势垒层之间引入 AlGaIn 隔离层对 HEMT 器件性能的影响, 除了室温下增强型器件特性更好以外, 其他特性都不如没有隔离层的 p-GaN HEMT 结构, 后者更适合高温大功率应用。其他各层材料特性对器件性能的研究现状具体分析如下。

#### 3.2.1 钝化层

由于活性表面区域缺陷移位造成的表面态会影响电子俘获, 而使器件的电流特性退化。在 GaN HEMT 的栅源和栅漏之间都需要覆盖有表面钝化层, 如 SiN、SiO<sub>2</sub>、Si<sub>3</sub>N<sub>4</sub>、Al<sub>2</sub>O<sub>3</sub>、AlN 和 HfO<sub>2</sub> 等。KOEHLER 等<sup>[42]</sup>在通常等离子体增强化学气相沉积 (PECVD) 的 SiN 钝化层下面引入了 10 nm 原位 SiN 层, 保护 AlGaIn 势垒层表面在 PECVD 过程中不会受到等离子体的破坏, 从而大幅降低了动态导通电阻的增长。

高介电常数钝化层可以提高击穿电压、漏极电流和跨导<sup>[28, 43-44]</sup>。MADAN 等<sup>[44]</sup>仿真分析了不同介质材料作为钝化层对器件特性的影响, HfO<sub>2</sub>/Si<sub>3</sub>N<sub>4</sub> 的堆叠复合一方面由于 HfO<sub>2</sub> 的高介电常数和热稳定性带来很好的电性能, 另一方面 Si<sub>3</sub>N<sub>4</sub> 与 GaN 的界面相容性更

好, 用作表面钝化层能够获得大电流和高击穿电压。如图 5 所示, 高介电常数表面钝化层更利于疏缓漏极附近的高电场而抑制电子俘获, 再加上较低的界面缺陷密度,  $\text{HfO}_2/\text{Si}_3\text{N}_4$  的堆叠复合钝化层得到最高的击穿电压。

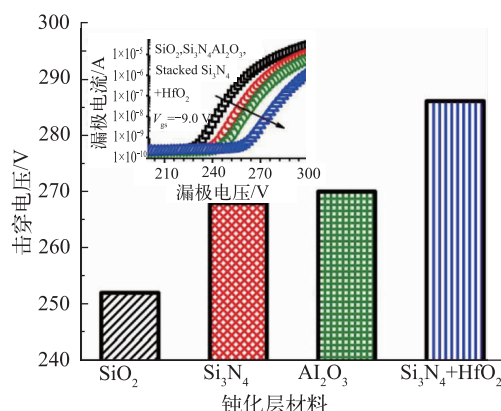


图 5 不同钝化层材料的 HEMT 击穿电压对比<sup>[44]</sup>

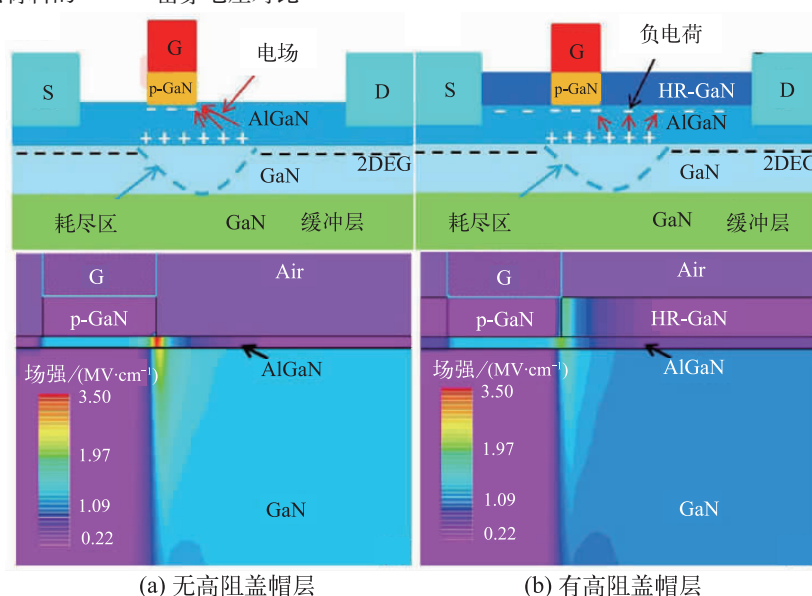


图 6 有无高阻盖帽层的 HEMT 结构示意图和电场分布图对比<sup>[45]</sup>

### 3.2.3 缓冲层

在 GaN HEMT 结构中, 需要沉积缓冲层用来消除衬底与 GaN 之间的应力, 通过碳掺杂或铁掺杂获得的高阻 GaN 缓冲层对于获得优异的器件性能起到关键的作用。掺杂元素能够增加电阻率、减小缓冲层泄漏电流, 增强击穿电压。DHARMARASU 等<sup>[48]</sup>通过调整 GaN 缓冲层生长参数, 得到高达  $3 \times 10^{18} \text{ cm}^{-3}$  的碳掺杂浓度。在对 2DEG 性能、表面形态和晶体质量没有产生大影响的基础上, 有效减小了缓冲层泄漏电流, 增大了关断时的击穿电压。

LEE 等<sup>[49]</sup>采用周期重复的碳掺杂 (PCD) GaN 缓冲层结构, 即 6 nm 厚碳掺杂 GaN 和 12 nm 厚非故意掺

### 3.2.2 盖帽层

GaN HEMT 由于靠近漏极一侧的栅极边缘电场集中, 限制了击穿电压, 增大了导通电阻。除了采用表面钝化层和场板技术可以改进器件的表面电场分布外, 使用较厚的盖帽层也是增强击穿电压、抑制电流崩塌的可行办法。HAO 等<sup>[45]</sup>在常关 AlGaIn/GaN HEMT 中通过自对准氢等离子体处理技术, 在器件栅漏和栅源之间制作高阻 GaN 盖帽层, 如图 6 所示, 得到高达 1020 V 的击穿电压, 且动态导通电阻仅为静态时的 2.4 倍, 有效抑制了电流崩塌效应。LIU 等<sup>[46]</sup>采用氧等离子体处理技术制作高阻 GaN 盖帽层, 实现了漏极泄漏电流低至  $4.4 \times 10^{-7} \text{ mA}$ 。YOSHIDA 等<sup>[47]</sup>通过实验验证了 GaN 盖帽层厚度增加, 动态导通电阻随之下降, 而钝化层制作之前使用氧气等离子预处理也可以得到电流崩塌效应的改善。

杂 GaN 组成的结构周期重复, 组成总厚度为 2  $\mu\text{m}$  的缓冲层, 有效抑制了不良陷阱效应, 从而改善电流崩塌现象。为了进一步提升器件的动态特性, LEE 等在此基础上又在 GaN 沟道和缓冲层之间引入了 AlGaIn 背势垒层, 如图 7 所示, 该结构将泄漏电流降低了 2 个数量级, 得到高达 2 kV 的击穿电压。HAMZA 等<sup>[50]</sup>也报道了背势垒层可以减小 HEMT 器件的泄漏电流, 同时阈值电压向正向移动了 1 V。

### 3.2.4 衬底材料

以 SiC 为衬底材料, 由于低寄生电容、较少的表面和界面陷阱效应等, 相比其他材料上制作的 GaN HEMT 开关速度、击穿电压以及直流特性等都更为优

越, 但制作成本一直是制约其发展的重要因素。PANDIT 等<sup>[51]</sup>仿真分析了 SiC 衬底上的 GaN HEMT, 沟道具有很高的电子迁移率, 从而得到非常低的导通电阻。

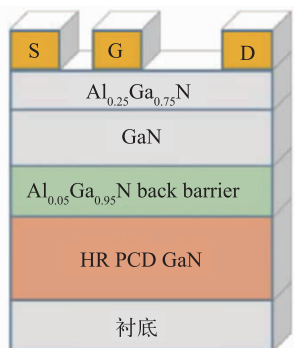


图 7 PCD GaN 缓冲层及 AlGaIn 背势垒层结构示意图<sup>[49]</sup>

ANDERSON 等<sup>[52]</sup>使用金属-氧化物化学气相沉积方法在 SiC、氢化物汽相外延 (HVPE) GaN 以及氨热法 GaN 衬底上生长 GaN HEMT, 实现了扩展缺陷密度超过 5 个数量级的改变, 增加了 2DEG 迁移率, 但抑制了欧姆接触的形成而使接触电阻增大。氨热法 GaN 衬底上的 HEMT 泄漏电流变大, 而 HVPE GaN 衬底上的 HEMT 由于缓冲区陷阱减少, 器件的电流崩塌效应得到明显改善。KUMAZAKI 等<sup>[53]</sup>也在半绝缘铁掺杂的独立 GaN 衬底上通过 HVPE 制作了 GaN HEMT, 由于结晶质量的改善, 同样发现缺陷带来的电流崩塌现象大幅减少。

硅上 GaN 技术被公认为功率电子发展的重要突破<sup>[40]</sup>, 而大尺寸硅衬底上制作高压 GaN 器件, 与硅 CMOS 工艺兼容还是有很多挑战的<sup>[54-55]</sup>。首先高压器件需要较厚的缓冲叠层, 晶圆翘曲要控制在限度内以满足击穿电压需求, 其次就是晶圆的机械强度要能承受工艺损伤, 以及器件封装时背部减薄和金属化的实施等。LIU 等<sup>[56]</sup>将硅上 GaN HEMT 转移到 SiO<sub>2</sub>/Si 衬底上, 打破了外延层厚度的限制, 只有 3.2 μm GaN 外延层的情况下, 得到高达 2200 V 的击穿电压, 如图 8 (a)所示。缺点是 SiO<sub>2</sub> 的热导率较差, 相比原来的硅上 GaN 器件热阻明显增大, 如果将 SiO<sub>2</sub> 替换为 AlN 将

带来极大改善, 如图 8(b)所示。

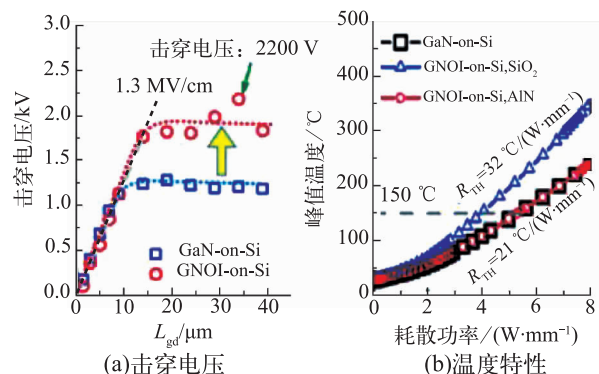


图 8 GNOI-on-Si HEMT 与 GaN-on-Si HEMT 的性能对比<sup>[56]</sup>

除了上述器件结构和材料以外, 电荷俘获现象对 GaN HEMT 器件性能的影响也不容忽视。器件在关断状态时, 表面钝化层和界面中的杂质会在电场集中的近漏侧栅极边缘捕获电荷, 当器件再次导通, 这些电荷作为虚拟栅极会削弱 2DEG<sup>[4, 57]</sup>, 这个问题可以通过优化表面处理以及使用合适的钝化层彻底解决; MIS-HEMT 中栅绝缘层中的电子俘获会带来阈值电压位移, 从而造成器件电学性能的不稳定<sup>[58]</sup>; 另外, 器件在高温下工作时, 热电子会注入到深度陷阱中, 尤其是缓冲层掺杂带来的陷阱, 这些捕获电荷也会削弱 2DEG, 增大导通电阻, 可能造成器件的长期退化<sup>[59-61]</sup>。通过优化外延结构、减小垂直泄漏电流比例, 可以显著降低陷阱效应带来的动态电阻增加。

#### 4 GaN HEMT 器件最新研究进展

为了对比目前 GaN HEMT 器件的技术发展和参数指标, 将相关文献中的最新研究现状概括如表 1 所示 (“—”代表对应参数文献中未提及)。LEE 等<sup>[49]</sup>采用周期重复的碳掺杂 GaN 缓冲层结构以及 AlGaIn 背势垒层, 得到的 D 型 HEMT 泄漏电流低至  $2 \times 10^{-3} \mu\text{A}$ ; LIU 等<sup>[56]</sup>以 200 mm SiO<sub>2</sub>/Si 为衬底制作的 D 型 HEMT, 击穿电压高达 2200 V。

GREENS 等<sup>[62]</sup>在 200 mm 多晶 AlN 陶瓷芯和单晶

表 1 GaN HEMT 器件最新参数指标对比

器件	阈值电压 $V_{th}/\text{V}$	导通电阻率 $R_{on}/(\Omega \cdot \text{mm})$	泄漏电流 $/\mu\text{A}$	击穿电压 $/\text{kV}$
D 型 HEMT <sup>[49]</sup>	—	18.0	$2 \times 10^{-3}$	2.00
D 型 HEMT <sup>[56]</sup>	-2.85	8.8	—	2.20
p-GaN HEMT <sup>[62-63]</sup>	3.60	15.0	漏极泄漏电流 $< 1$	$> 1.00$
p-GaN HEMT <sup>[46]</sup>	1.30	17.1	漏极泄漏电流 $4.4 \times 10^{-4}$	0.53
MIS HEMT <sup>[25]</sup>	6.50	—	栅极泄漏电流 $10^{-3}$	1.14
MIS HEMT <sup>[64]</sup>	0.27	9.0	—	1.20
MIS p-GaN HEMT <sup>[65]</sup>	1.50	5.0	栅极泄漏电流 $10^{-5}$	—



硅组成的特制基板上成功制作出 650 V p-GaN 栅 HEMT,  $V_{th}$  高达 3.6 V,  $R_{on}$  低至  $15 \Omega \cdot \text{mm}$ , 关断状态下 150 °C 击穿电压高达 650 V 时, 漏极泄漏电流只有 1  $\mu\text{A}$ 。这种 CMOS 工艺兼容的技术非常适合 600 V 以上的电机驱动等应用, 因为晶圆尺寸和缓冲区厚度都能得以满足; POSTHUMA 等<sup>[63]</sup>在 200 mm P<sup>+</sup> 硅衬底上制作了性能与参考文献 [62] 类似的 650 V P-GaN 栅 HEMT,  $V_{th}$  略低, 为 2.8 V。

LIU 等<sup>[46]</sup>制作的含高阻 GaN 盖帽层的 p-GaN 栅 HEMT 漏极泄漏电流很低; WANG 等<sup>[25]</sup>采用多层氟化栅堆叠制作的 MIS-HEMT 得到高达 6.5 V 的阈值电压; 考虑到大尺寸晶圆工艺一致性带来的良率问题, HUANG 等<sup>[64]</sup>提出了超薄势垒层无嵌入技术, 器件结构如图 9 所示。以 5 nm 厚的超薄 AlGa<sub>0.22</sub>Ga<sub>0.78</sub>N/AlN 势垒层来形成栅极沟道的常关特性, 再通过低压化学气相沉积钝化层介质来恢复栅源和栅漏区域的 2DEG, 从而大幅降低导通电阻。由于去掉了嵌入刻蚀工艺, GaN HEMT 的生产良率可以得到明显改善; YU 等<sup>[65]</sup>报道了一种新型 E 型 MIS HEMT 结构, 如图 10 所示, 在 p-GaN 栅周围沉积绝缘层和栅金属, 构成 MIS 结构, 栅极泄漏电流相比于肖特基栅 HEMT 下降了 8 个数量级。

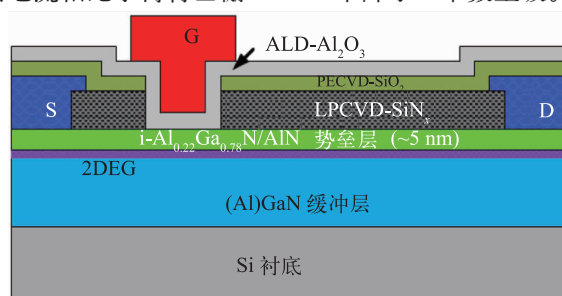


图 9 超薄势垒层无嵌入结构 MIS-HEMT<sup>[64]</sup>

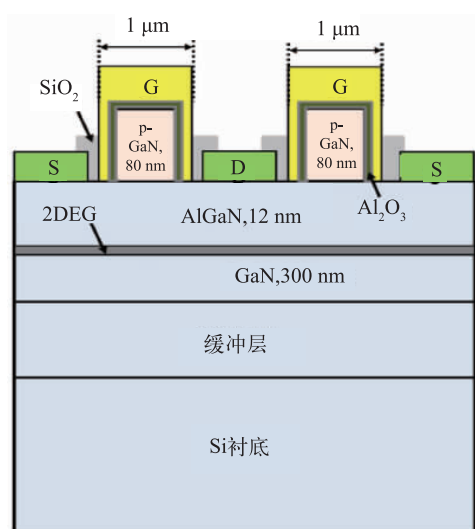


图 10 栅包围 MIS p-GaN HEMT 结构示意图<sup>[65]</sup>

## 5 结论

GaN HEMT 器件在工作过程中, 电流崩塌现象以及击穿电压、泄漏电流等关键参数与器件工艺结构和表面钝化层、盖帽层、缓冲层以及衬底材料特性紧密相关。本文对国内外的相关研究现状进行综述, 对 p-GaN 栅、MIS HEMT 等构造增强型 GaN HEMT 的典型技术方案进行总结分析, 为 GaN HEMT 的研发及其在应用中优越性能得以充分发挥提供了有价值的参考。

## 参考文献:

- [1] MONDAL A, ROY A, MITRA R, et al. Comparative study of variations in gate oxide material of a novel underlap DG MOS-HEMT for analog/RF and high power applications[J]. Silicon. 2020, 12: 2251-2257.
- [2] MUKHERJEE H, DASGUPTA R, KAR M, et al. A comparative analysis of analog performances of underlapped dual gate AlGa<sub>0.22</sub>Ga<sub>0.78</sub>N based MOS-HEMT and Schottky-HEMT[C]// IEEE Calcutta Conference, Kolkata, India, Feb. 28-29, 2020: 412-416.
- [3] BINDRA A. Wide-bandgap-based power devices: reshaping the power electronics landscape[J]. IEEE Power Electronics Magazine, 2015, 2(1): 42-47.
- [4] JONES E A, WANG F, COSTINETT D. Review of commercial GaN power devices and GaN-based converter design challenges[J]. IEEE Journal of Emerging and Selected Topics in Power Electronics, 2016, 4(3): 707-719.
- [5] KOU L, LU J, MASO P D. GaN HEMT outperforms silicon in low frequency applications[C]// IEEE 7th Workshop on Wide Bandgap Power Devices and Applications, Raleigh, NC, USA, Oct. 29-31, 2019: 255-260.
- [6] 白欣娇, 袁凤坡, 李晓波, 等. 增强型 GaN HEMT 凹槽栅刻蚀技术研究进展[J]. 微纳电子技术, 2018, 55(10): 762-767.
- [7] 闰琪. 基于 GaN 的双 Buck 并网逆变器的损耗分析及共模电流抑制研究[D]. 北京: 北京交通大学, 2016.
- [8] 马肖男. 基于 GaN HEMT 器件的双有源全桥变换器研究[D]. 杭州: 杭州电子科技大学, 2019.
- [9] NG W T, YU J, WANG M, et al. Design trends in smart gate driver ICs for power GaN HEMTs[C]// 14th IEEE International Conference on Solid-State and Integrated Circuit Technology, Qingdao, Oct. 31- Nov. 3, 2018: 1-4.
- [10] CHEN Y Q, FENG J T, WANG J L, et al. Degradation behavior and mechanisms of E-mode GaN HEMTs with

- p-GaN gate under reverse electrostatic discharge stress[J]. IEEE Transactions on Electron Devices, 2020, 67 (2): 566-570.
- [11] MAREK J, KOZARIK J, JAGELKA M, et al. Degradation of power p-GaN HEMT under high voltage switching[C]// 12th International Conference on Advanced Semiconductor Devices and Microsystems, Smolenice, Oct. 21-24, 2018: 1-4.
- [12] KAWABATA S, ASUBAR J T, TOKUDA H, et al. Effect of post-gate deposition annealing on the electrical characteristics of AlGaIn/GaN HEMTs with p-GaN gate[C]// IEEE International Meeting for Future of Electron Devices, Kansai, Kyoto, June 21-22, 2018: 1-2.
- [13] TAPAJNA M, HILT O, BAHAT-TREIDEL E, et al. Gate reliability investigation in normally-off p-type-GaN Cap/AlGaIn/GaN HEMTs under forward bias stress [J]. IEEE Electron Device Letters, 2016, 37(4): 385-388.
- [14] GRECO G, IUCOLANO F, FRANCO S D, et al. Effects of annealing treatments on the properties of Al/Ti/p-GaN interfaces for normally off p-GaN HEMTs[J]. IEEE Transactions on Electron Devices, 2016, 63(7): 2735-2741.
- [15] POSTHUMA N E, YOU S, STOFFELS S, et al. Gate architecture design for enhancement mode p-GaN gate HEMTs for 200 and 650 V applications[C]// 30th International Symposium on Power Semiconductor Devices & ICs, Chicago, USA, May 13-17, 2018: 188-191.
- [16] KONG C, ZHOU J, KONG Y, et al. Enhancement-mode GaN HEMT power electronic device with low specific on resistance[C]// 14th China International Forum on Solid State Lighting: International Forum on Wide Bandgap Semiconductors China, Beijing, Nov. 1-3, 2017: 183-185.
- [17] MAHAJAN D, KHANDELWAL S. Impact of p-GaN layer doping on switching performance of enhancement mode GaN devices[C]// IEEE 19th Workshop on Control and Modeling for Power Electronics, Padua, June 25-28, 2018: 1-4.
- [18] LI W, CHEN X, WANG L, et al. Gate and barrier layer design of E-mode GaN HEMT with p-GaN gate structure [C]// 20th International Conference on Electronic Packaging Technology, Hong Kong, China, Aug. 12-15, 2019: 1-4.
- [19] EFTHYMIOU L, MURUKESAN K, LONGOBARDI G, et al. Understanding the threshold voltage instability during off-state stress in p-GaN HEMTs[J]. IEEE Electron Device Letters, 2019, 40(8): 1253-1256.
- [20] SAYADI L, IANNACCONE G, SICRE S, et al. Threshold voltage instability in p-GaN gate AlGaIn/GaN HFETs[J]. IEEE Transactions on Electron Devices, 2018, 65 (6): 2454-2460.
- [21] TALLARICO A N, STOFFELS S, POSTHUMA N, et al. PBTI in GaN-HEMTs with p-type gate: Role of the aluminum content on  $\Delta V_{TH}$  and underlying degradation mechanisms[J]. IEEE Transactions on Electron Devices, 2018, 65(1): 38-44.
- [22] MURUKESAN K, EFTHYMIOU L, UDREA F. Gate stress induced threshold voltage instability and its significance for reliable threshold voltage measurement in p-GaN HEMT[C]// IEEE 7th Workshop on Wide Bandgap Power Devices and Applications, Raleigh, NC, USA, Oct. 29-31, 2019: 177-180.
- [23] SHI Y, ZHOU Q, XIONG W, et al. Observation of self-recoverable gate degradation in p-GaN AlGaIn/GaN HEMTs after long-term forward gate stress: The trapping & detrapping dynamics of hole/electron[C]// 31st International Symposium on Power Semiconductor Devices and ICs, Shanghai, China, May 19-23, 2019: 423-426.
- [24] TOUATI Z, HAMAIZIA Z, MESSAI Z. DC and RF characteristics of AlGaIn/GaN HEMT and MOS-HEMT[C]// 4th International Conference on Electrical Engineering, Boumerdes, Dec. 13-15, 2015: 1-4.
- [25] WANG Y H, LIANG Y C, SAMUDRA G S, et al. 6.5 V high threshold voltage AlGaIn/GaN power metal-insulator-semiconductor high electron mobility transistor using multilayer fluorinated gate stack[J]. IEEE Electron Device Letters. 2015, 36(4): 381-383.
- [26] CUI M, CAI Y, LAM S, et al. Characterization of transient threshold voltage shifts in enhancement- and depletion-mode AlGaIn/GaN metal-insulator-semiconductor (MIS)-HEMTs [C]// IEEE International Conference on Electron Devices and Solid State Circuits, Shenzhen, 2018: 1-2.
- [27] LI S, HU Q, WANG X, et al. AlGaIn/GaN E-mode MOS-HEMT using atomic-layer-deposited HfLaOx as gate dielectric[C]// 1st Workshop on Wide Bandgap Power Devices and Applications in Asia, Xi'an, China, 2018: 153-155.
- [28] YATABE Z, ASUBAR J T, HASHIZUME T. Insulated gate and surface passivation structures for GaN-based power transistors[J]. Journal of Physics D: Applied Physics, 2016, 49(39): 393001.
- [29] WU J, LU W, YU P K L. Normally-off AlGaIn/GaN MOS-HEMT with a two-step gate recess[C]// IEEE International



- Conference on Electron Devices and Solid-State Circuits, Singapore, June 1-4, 2015: 594-596.
- [30] KWAK H T, CHANG S B, KIM H J, et al. Operational improvement of AlGaIn/GaN high electron mobility transistor by an inner field-plate structure[J]. Applied Science, 2018, 8(6): 974.
- [31] GODFREY D, NIRMAL D, ARIVAZHAGAN L, et al. Investigation of AlGaIn/GaN HEMT breakdown analysis with source field plate length for high power applications [C]// 5th International Conference on Devices, Circuit and Systems, Coimbatore, India, March 5-6, 2020: 244-246.
- [32] JIANG H, ZHU R, LYU Q, et al. High-voltage p-GaN HEMTs with off-state blocking capability after gate breakdown[J]. IEEE Electron Device Letters, 2019, 40(4): 530-533.
- [33] LEI J, WEI J, TANG G, et al. Reverse-blocking AlGaIn/GaN normally-off MIS-HEMT with double-recessed gated schottky drain[C]// IEEE 30th International Symposium on Power Semiconductor Devices and ICs, Chicago, IL, May 13-17, 2018: 276-279.
- [34] SUN H, KUANG W, LIN X, et al. Experimentation and simulation for cap gate AlGaIn/GaN HEMT power devices [C]// IEEE International Conference on Electron Devices and Solid State Circuits, Shenzhen, June 6-8, 2018: 1-2.
- [35] VERMA M, NANDI A. DC analysis of GaN-capped AlGaIn/GaN HEMT for different gate-drain spacing [C]// 2nd International Conference on Inventive Systems and Control, Coimbatore, Jan. 19-20, 2018: 1337-1340.
- [36] NG J H, TONE K, ASUBAR J T, et al. High breakdown voltage AlGaIn/GaN HEMTs on free-standing GaN substrate [C]// IEEE International Meeting for Future of Electron Devices, Kansai, Kyoto, June 4-5, 2015: 54-55.
- [37] OZAWA T, ASUBAR J T, TOKUDA H, et al. Reduced current collapse in AlGaIn/GaN HEMTs with p-GaN layer in gate-drain access region [C]// IEEE International Meeting for Future of Electron Devices, Kansai, Kyoto, June 21-22, 2018: 1-2.
- [38] KUMAR P, RAJPUT S K, MISHRA A, et al. Simulation of self-heating effect for different gate lengths and its influence on DC characteristics of AlGaIn/GaN HEMT [C] // 8th International Conference on Cloud Computing, Data Science & Engineering, Noida, Jan. 11-12, 2018: 800-803.
- [39] ZENG F, WANG Q, LIN S, et al. Study on the optimization of off-state breakdown performance of p-GaN HEMTs [C]// 4th IEEE Electron Devices Technology & Manufacturing Conference, Penang, Malaysia, April 6-21, 2020: 1-4.
- [40] CHEN K J, HABERLEN O, LIDOW A, et al. GaN-on-Si power technology: devices and applications [J]. IEEE Transactions on Electron Devices, 2017, 64(3): 779-795.
- [41] GEDDAM N, SNEGA B, PON A, et al. Influence of temperature on p-GaN HEMT for high power application [C]// 5th International Conference on Devices, Circuits and Systems, Coimbatore, India, Mar. 5-6, 2020: 149-152.
- [42] KOEHLER A D, ANDERSON T J, TADJER M J, et al. Impact of surface passivation on the dynamic on-resistance of proton-irradiated AlGaIn/GaN HEMTs [J]. IEEE Electron Device Letters, 2016, 37(5): 545-548.
- [43] KABEMURA T, UEDA S, KAWADA Y, et al. Enhancement of breakdown voltage in AlGaIn/GaN HEMTs: field plate plus high-k passivation layer and high acceptor density in buffer layer [J]. IEEE Transactions on Electron Devices, 2018, 65(9): 3848-3854.
- [44] MADAN J, PANDEY R, ARORA H, et al. Analysis of varied dielectrics as surface passivation on AlGaIn/GaN HEMT for analog applications [C]// 6th Edition of International Conference on Wireless Networks & Embedded System, Rajpura, India, Nov. 16-17, 2018: 15-18.
- [45] HAO R, LI W, YU G, et al. Breakdown enhancement and current collapse suppression by high-resistivity GaN cap layer in normally-off AlGaIn/GaN HEMTs [J]. IEEE Electron Device Letters, 2017, 38(11): 1567-1570.
- [46] LIU X, CHIU H C, LIU C H, et al. Normally-off p-GaN gated AlGaIn/GaN HEMTs using plasma oxidation technique in access region [J]. Journal of the Electron Devices Society, 2020, 8: 229-234.
- [47] YOSHIDA S, SAKAIDA Y, ASUBAR J T, et al. Current collapse in AlGaIn/GaN HEMTs with a GaN cap layer [C]// IEEE International Meeting for Future of Electron Devices, Kansai, Kyoto, June 4-5, 2015: 48-49.
- [48] DHARMARASU N, KARTHIKEYAN G S, AGRAWAL M, et al. AlGaIn/GaN HEMT grown on SiC with carbon doped GaN buffer by MOCVD [C]// Electron Devices Technology and Manufacturing Conference, Singapore, Mar. 12-15, 2019: 434-436.
- [49] LEE J H, JU J M, ATMACA G, et al. High figure-of-merit ( $V_{BR}^2/R_{ON}$ ) AlGaIn/GaN power HEMT with periodically c-doped GaN buffer and AlGaIn back barrier [J]. Journal of the Electron Devices Society, 2018(6): 1179-1186.
- [50] HAMZA K H, NIRMAL D, ARIVAZHAGAN L. Impact of AlGaIn back barrier in AlGaIn/GaN HEMT on GaN substrate [C]// 5th International Conference on Devices, Circuits and Systems, Coimbatore, India, Mar. 5-6, 2020:

290-293.

- [51] PANDIT P P, ARIVAZHAGAN L, PRAJOON P, et al. DC performance analysis of AlGaIn/GaN HEMT for future high power applications[C]// 4th International Conference on Devices, Circuits and System, Coimbatore, Mar. 16-17, 2018: 313-318.
- [52] ANDERSON T J, TADJER M J, HITE J K, et al. Effect of reduced extended defect density in MOCVD grown AlGaIn/GaN HEMTs on native GaN substrates[J]. IEEE Electron Device Letters, 2016, 37(1): 28-30.
- [53] KUMAZAKI Y, OHKI T, KOTANI J, et al. Remarkable current collapse suppression in GaN HEMTs on free-standing GaN substrates[C]// IEEE BiCMOS and Compound Semiconductor Integrated Circuits and Technology Symposium, Nashville, TN, USA, Nov. 3-6, 2019: 1-4.
- [54] LIU Z, CHEN D, WAN L, et al. Micron-scale annealing for ohmic contact formation applied in GaN HEMT gate-first technology[J]. IEEE Electron Device Letters, 2018, 39(12): 1896-1899.
- [55] LIU Z, XING W, NG G I, et al. RF and power GaN HEMT on 200 mm-diameter 725  $\mu\text{m}$ -thick p-Si substrates[C]// Electron Devices Technology and Manufacturing Conference, Singapore, Nov. 3-6, 2019: 100-102.
- [56] LIU Z, XIE H, LEE K H, et al. GaN HEMTs with breakdown voltage of 2200 V realized on a 200 mm GaN-on-Insulator (GNOI)-on-Si wafer[C]// Symposium on VLSI Technology, Kyoto, Japan, 2019: T242-T243.
- [57] SUN R, LIANG Y C, YEO Y C, et al. Realistic trap configuration scheme with fabrication processes in consideration for the simulations of AlGaIn/GaN MIS-HEMT devices[J]. IEEE Journal of Emerging and Selected Topics in Power Electronics, 2016, 4(3): 720-729.
- [58] MENEGHESSO G, MENEGHINI M, ZANONI E, et al. Trapping induced parasitic effects in GaN-HEMT for power switching applications[C]// International Conference on IC design & Technology, Leuven, June 1-3, 2015: 1-4.
- [59] CRUPI F, MAGNONE P, STRANGIO S, et al. Low frequency noise and gate bias instability in normally off AlGaIn/GaN HEMTs[J]. IEEE Transactions on Electron Devices, 2016, 63(5): 2219-2222.
- [60] SUBRAMANI N K, COUVIDAT J, HAJJAR A A, et al. Low-frequency drain noise characterization and TCAD physical simulations of GaN HEMTs: identification and analysis of physical location of traps[J]. IEEE Electron Device Letters, 2018, 39(1): 107-110.
- [61] ZANONI E, MENEGHINI M, MENEGHESSO G, et al. Reliability and failure physics of GaN HEMT, MIS-HEMT and p-gate HEMTs for power switching applications[C]// IEEE 3rd Workshop on Wide Bandgap Power Devices and Applications (WiPDA), Blacksburg, VA, Nov. 2-4, 2015: 75-80.
- [62] GEENS K, LI X, ZHAO M, et al. 650 V p-GaN gate power HEMTs on 200 mm engineered substrates[C]// IEEE 7th Workshop on Wide Bandgap Power Devices and Applications, Raleigh, NC, USA, Oct. 29-31, 2019: 292-296.
- [63] POSTHUMA N E, YOU S, STOFFELS S, et al. An industry-ready 200 mm p-GaN E-mode GaN-on-Si power technology[C]// IEEE 30th International Symposium on Power Semiconductor Devices & ICs, Chicago, IL, USA, May 13-17, 2018: 284-287.
- [64] HUANG S, LIU X, WANG X, et al. Ultrathin-barrier AlGaIn/GaN heterostructure: a recess-free technology for manufacturing high-performance GaN-on-Si power devices[J]. IEEE Transactions on Electron Devices, 2018, 65(1): 207-214.
- [65] YU C J, HSU C W, WU M C, et al. Improved DC and RF performance of novel MIS p-GaN-gated HEMTs by gate-all-around structure[J]. IEEE Electron Device Letters, 2020, 41(5): 673-676.



#### 作者简介:

鲍 婕 (1982—), 女, 安徽黄山人, 博士, 教授, 主要研究方向是半导体封装技术。